

PSC

Aula1

Introdução

- Arquitetura x Organização de computadores
- Arquitetura: registradores, organização da memória, conjunto de instruções
- Arquiteturas
 - CISC
 - RISC
 - DSP
 - VLIW
- Modelo de von Neumann
 - Programa armazenado em memória
 - Execução seqüencial de um programa

Assembler

- Compreender e utilizar seu conjunto de instruções e recursos da arquitetura
- Linguagem simbólica correspondente ao conjunto de instruções da arquitetura
- Assembling: transformar na representação binária, compreensível pelo processador

Chip	ALU	reg	dado	End.	Cache	Características
8088(6)	16	16	8 (16)	20	-	micro de 16 bits
80186	16	16	16	20	-	8086 & circuitos de apoio
80286	16	16	16	24	-	memória virtual segmentada e modo protegido
386SX	32	32	16	32	-	80386 simplificado
80386	32	32	32	32	-	MMU, 32 bits e modo virtual
486SX	32	32	32	32	8K	80486 sem FPU
80486	32	32	32	32	8K	80386 com FPU
486DX2	32	32	32	32	8K	486 com frequência interna de clock dupla
DX4	32	32	32	32	8K instr. 8K dado	486 com frequência interna de clock tripla
Pentium	32	32	64	32	8K instr. 8K dado	2 pipelines inteiros, FPU de 64 bits, lógica de previsão de desvios
Pentium Pro	32	32	64	36	8K instr. 8K dado	Pentium, mais renomeação de registradores e execução fora de seqüência
Pentium MMX	32	32	64	32	256K nível 2 16K instr. 16K dado	Pentium, com instruções extras para paralelismo (SIMD)
Pentium II	32	32	64	36	16K instr. 16K dado 512K nível 2	Pentium Pro com MMX

Chip	ALU	reg	dado	End.	Cache	Características
Pentium	32	32	64	32	8K instr. 8K dado	2 pipelines inteiros, FPU de 64 bits, lógica de previsão de desvios
Pentium Pro	32	32	64	36	8K instr. 8K dado 256K nível 2	Pentium, mais renomeação de registradores e execução fora de sequência
Pentium MMX	32	32	64	32	16K instr. 16K dado	Pentium, com instruções extras para paralelismo (SIMD)
Pentium II	32	32	64	36	16K instr. 16K dado 512K nível 2	Pentium Pro com MMX
Pentium Celeron	32	32	64	36	16K instr. 16K dado 0K nível 2	Pentium II sem cache de nível 2
Pentium Celeron A	32	32	64	36	16K instr. 16K dado 128K nível 2	Pentium II com cache na mesma frequência da CPU
Pentium II Xeon	32	32	64	36	16K instr. 16K dado cache niv.2	Pentium II com 512K/1M/2M de cache na mesma frequência da CPU
Pentium III	32	32	64	36	16K instr. 16K dado cache niv.2	Pentium II com instruções extras para paralelismo de ponto flutuante
Pentium 4	32	32	64	36	12K instr. 8K dado cache niv.2	Pentium III com mais instruções extras para paralelismo de ponto flutuante (SSE2)

Arquitetura x86

	31	16	15	
EAX			AH	AL
EBX			BH	BL
ECX			CH	CL
EDX			DH	DL

acumulador
base
contador
dado

ESP			SP
EBP			BP
ESI			SI
EDI			DI

ponteiro para pilha
ponteiro base
índice fonte
índice destino

	31	16	15	0
EIP			IP	
EF			FLAGS	

apontador de instruções
flags

Registadores 64 bits: r8 – r 16

Modos de endereçamento

- Imediato
 - `movl $10, %eax`
- Registrador
 - `movl %eax, %ebx`
- Direto
 - `movl ADDR, %eax`
- Indireto
 - `movl (%eax), %ebx`

Modos de endereçamento

- Deslocamento
 - `movl 4(%eax), %ebx`
 - Indexado
 - `movl 4(%eax, %edi), %ebx`
-
- `ADDRESS_OR_OFFSET (%BASE_OR_OFFSET, %INDEX, MULTIPLIER)`
 - `FADDRESS = ADDRESS_OR_OFFSET + %BASE_OR_OFFSET + MULTIPLIER * %INDEX`